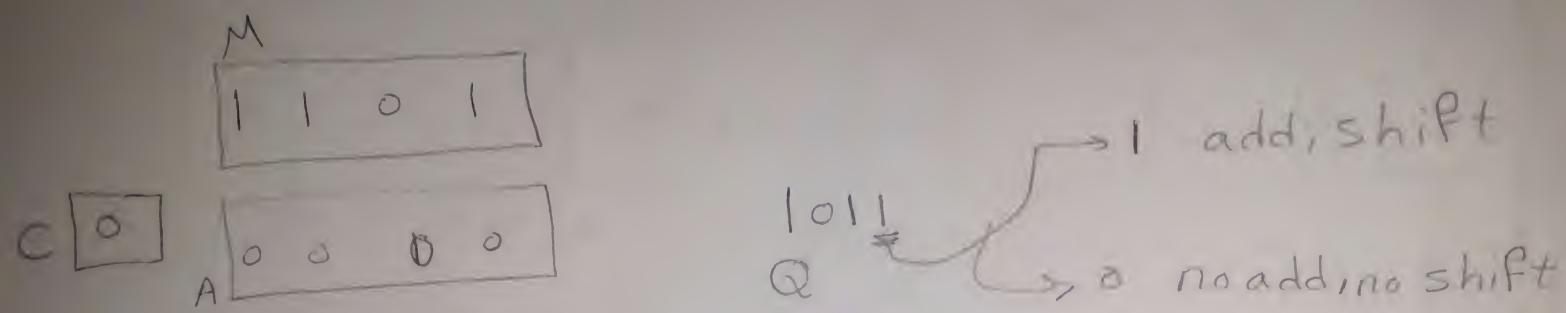


0 to 1 to 1 conversion

Shifter



0 1101  
 0 0110  
 -----  
 Result: 1101

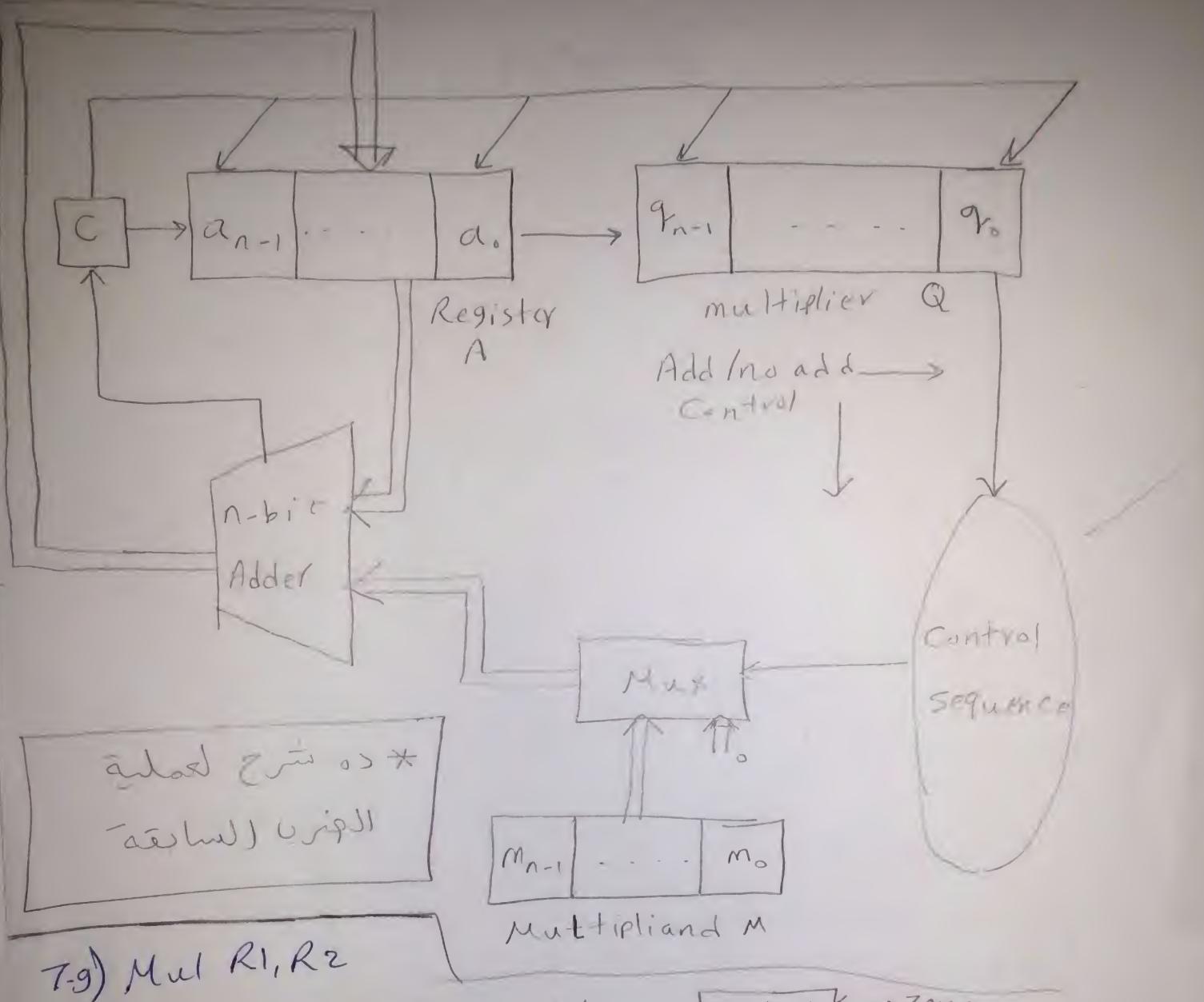
1 101 } add  
 1 101 } shift > one cycle

0 0011101 } add  
 0 1001110 } shift  
 no add, no shift

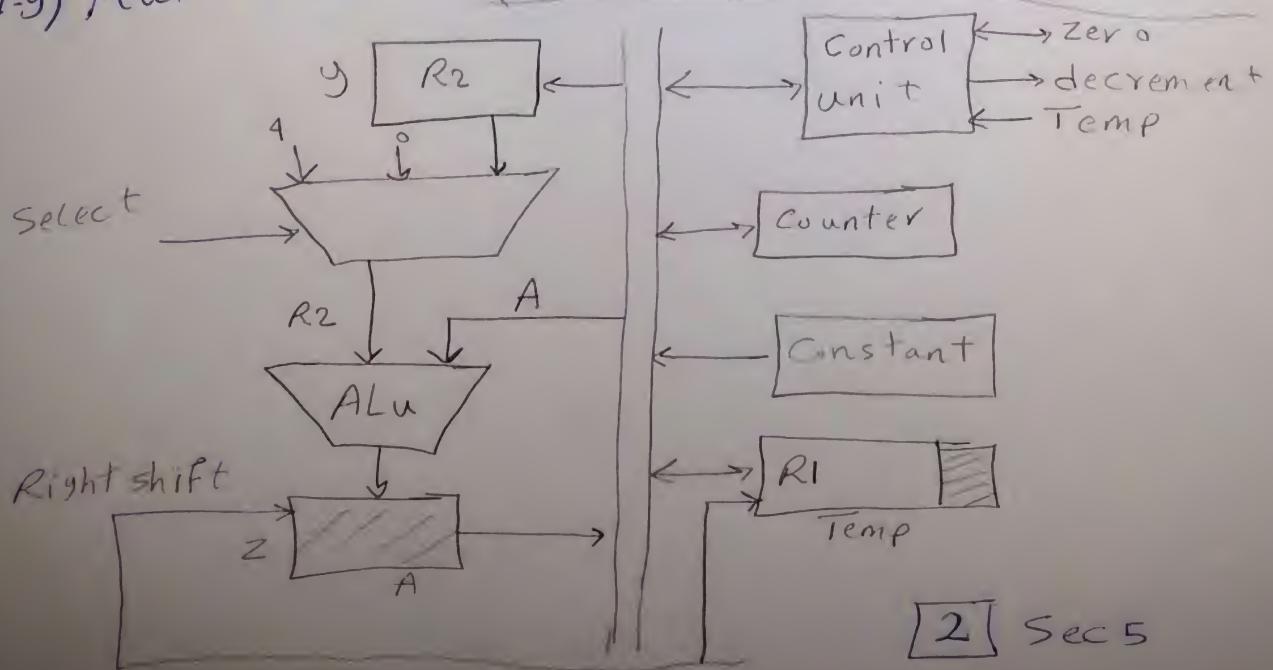
0 1001110 }  
 0 0100111 }

1 0001111 }  
 0 1000111 }

4bit = Q → (4cycle) bus



7-9) Mul R1, R2



[2] Sec 5

After fetching the instruction

4. Constant = 32, Constant<sub>out</sub>, Counter in

5. R1<sub>out</sub>, Temp<sub>in</sub>

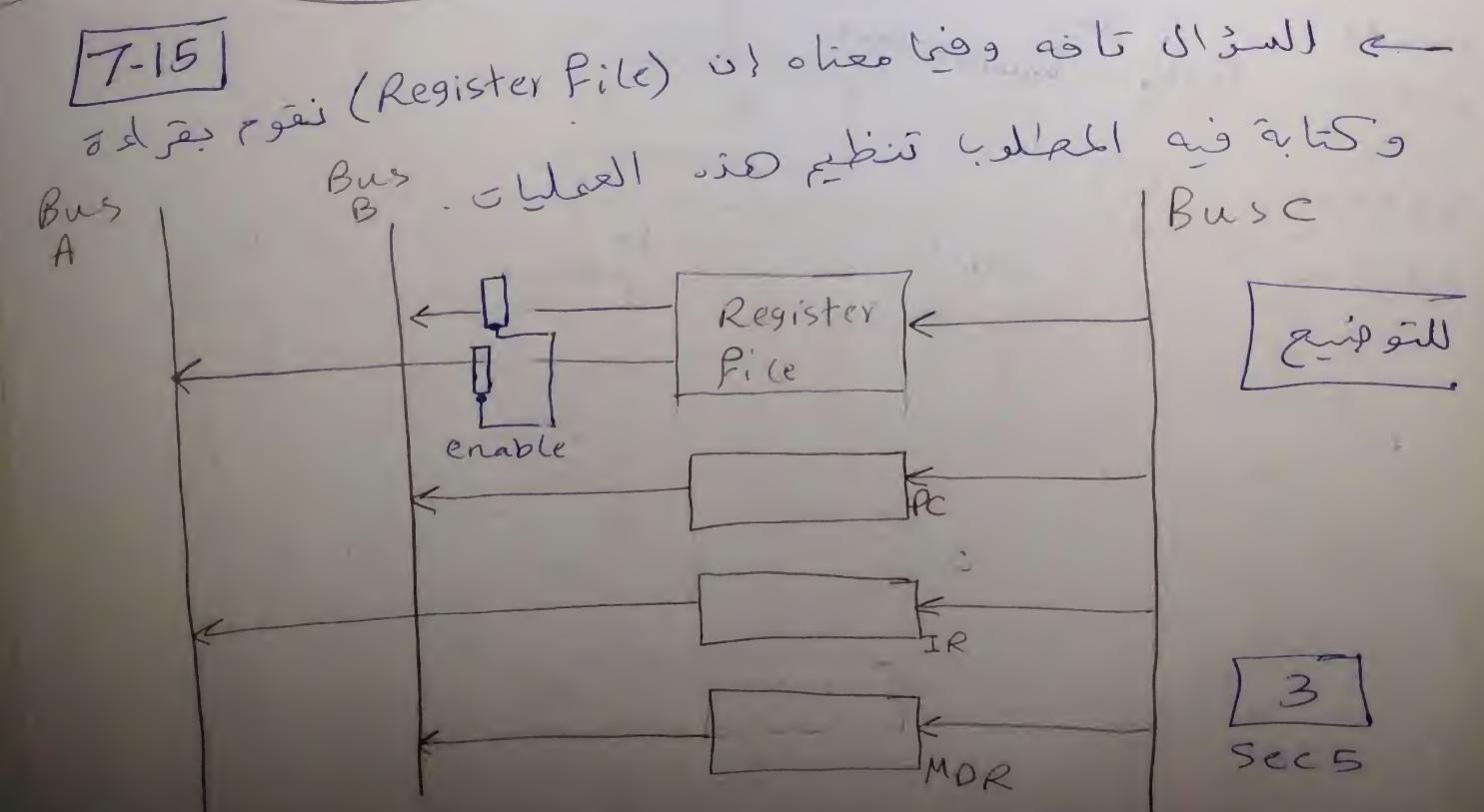
6. R2<sub>out</sub>, Y<sub>in</sub>

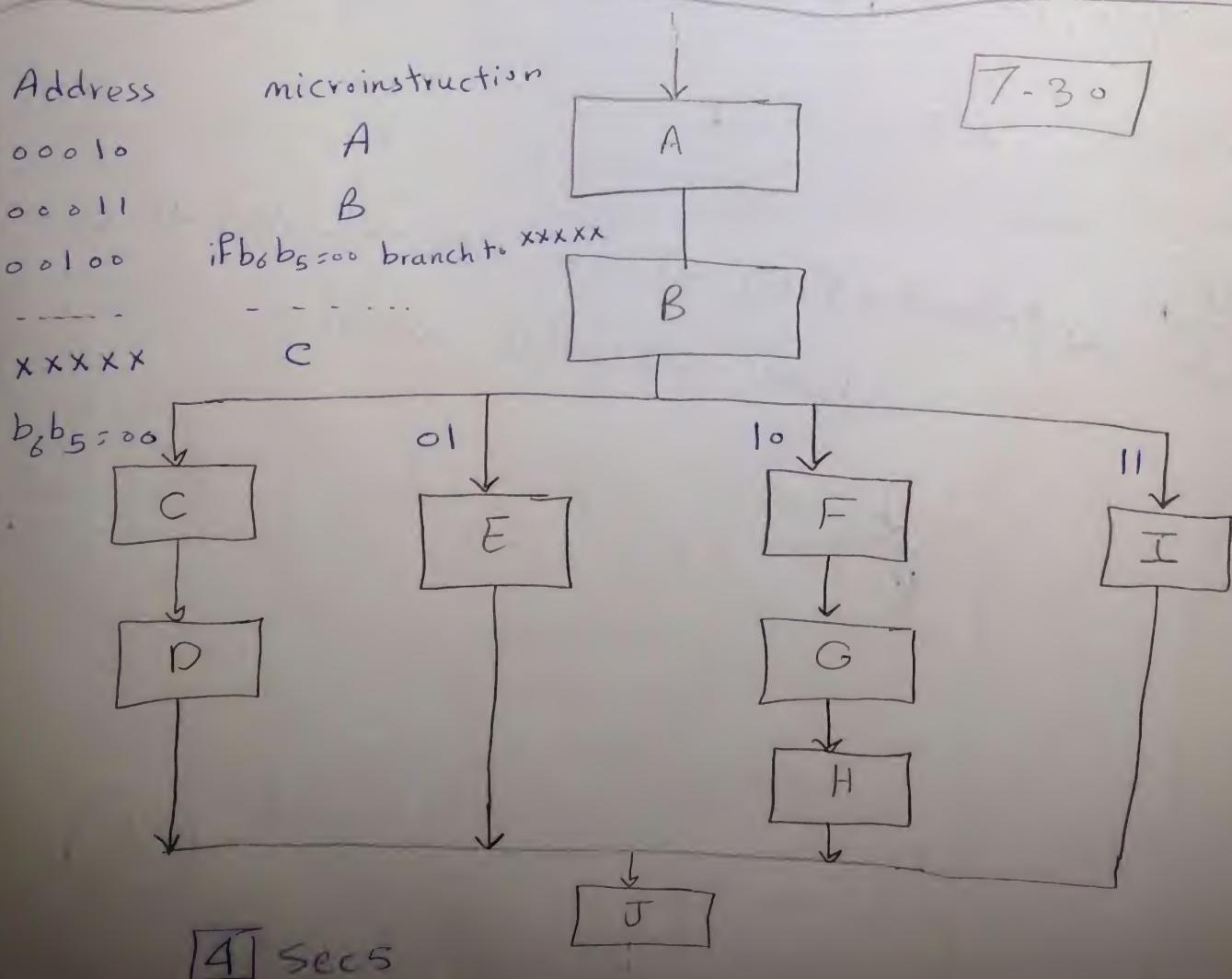
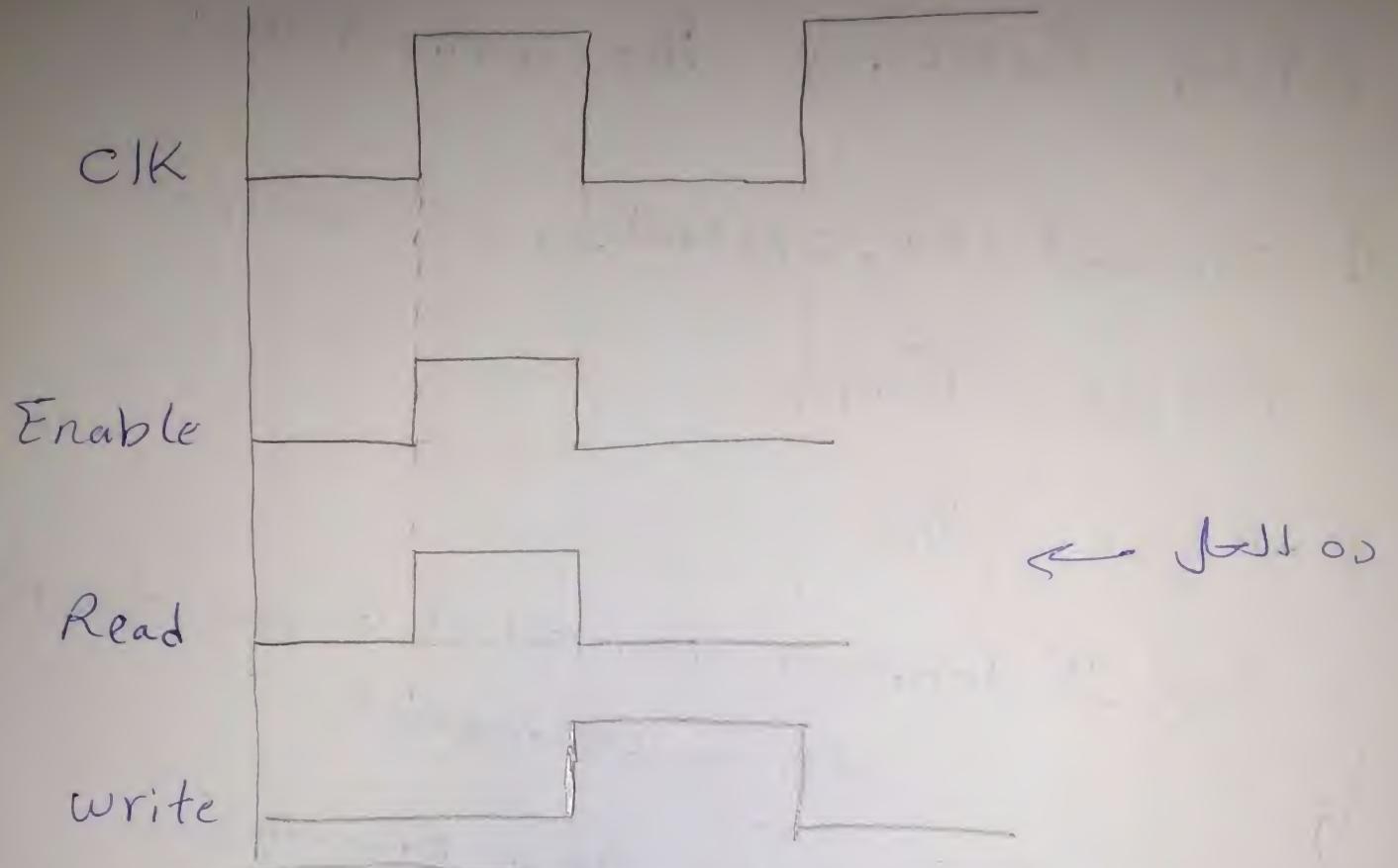
7. Z<sub>out</sub>, if Temp<sub>o</sub> > 1 then select y else select 0,  
Add, Z<sub>in</sub>, Decrement.

8. shift, if zero = 0 then Branch T.

9. Temp<sub>out</sub>, R2<sub>in</sub>, End

7-15





## Notes

7-24

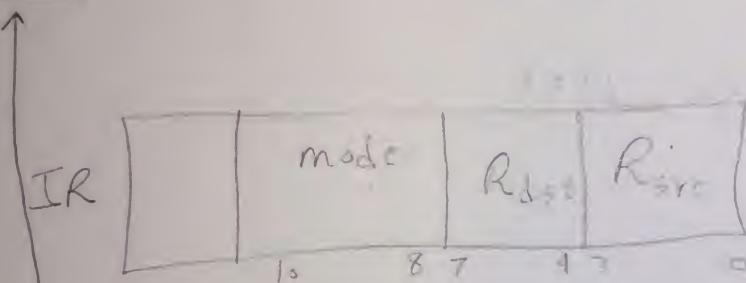
مقرر

Add      Src, dst

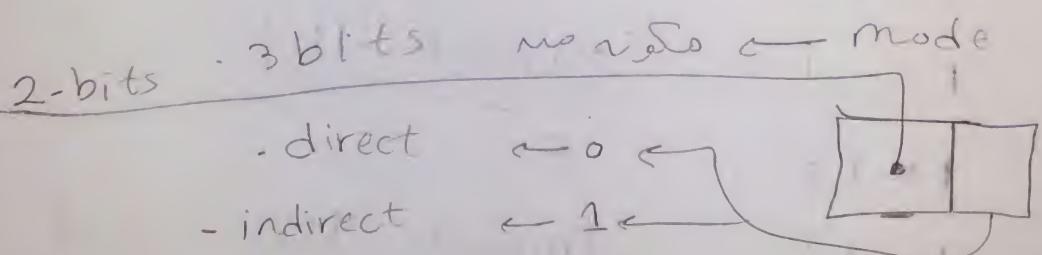
01	Add	$x(R1), R2$
10	Add	$R1, R2$
11	Add	$(R1)+, R2$
00	Add	$-(R1), R2$

☞ عايز ~~يحل~~ جر ناجح

جمع فيه ( 2 register ) .  
يتحقق ذلك في



mode  $\Rightarrow$  addressing mode



☞ عايز مخرج ( micro program ) يتحقق

لتحقيق الأمر ولكن ذكره في إسهاماته لا يواصل

( b6 b5 ) يتحقق ( checks ) يتحقق

0 0 0 0	A	micro branch measured (D80C) and now (micro routine)
0 0 0 1	B	
0 0 1 0	if $b_6 b_5 = 00$ Mbranch	0 1 1 1 $\leftarrow C$
0 0 1 1	if $b_6 b_5 = 01$ Mbranch	1 0 1 0 $\leftarrow E$
0 1 0 0	if $b_6 b_5 = 10$ Mbranch	1 1 0 0 $\leftarrow F$
0 1 0 1	I	
0 1 1 0	Mbranch	1 1 1 1 $\leftarrow J$
0 1 1 1	C	
1 0 0 0	D	
1 0 0 1	Mbranch	1 1 1 1 $\leftarrow J$
1 0 1 0	E	
1 0 1 1	Mbranch	1 1 1 1 $\leftarrow J$
1 1 0 0	F	
1 1 1 0	H	
1 1 1 1	J	

~~7-bit~~

signal out ←

$F_1$ (4 bit)

~~$F_2$~~ (3 bit)

0000: No Transfer

0001: PC<sub>out</sub>

$F_2$ (3 bit)

$F_3$ (3 bit)

0010: MDR<sub>out</sub>

000: No transfer

000: No transfer

0011: Z<sub>out</sub>

001: MAR<sub>in</sub>

0100: R<sub>0out</sub>

010: MDR<sub>in</sub>

011: TEMP<sub>in</sub>

~~0100:~~

100 = ~~Y~~<sub>in</sub>

0101: R<sub>1out</sub>

101: R<sub>1in</sub>

0110: R<sub>2out</sub>

110: R<sub>2in</sub>

0111: R<sub>3out</sub>

111: R<sub>3in</sub>

1010: TEMP<sub>out</sub>

$F_7$ (1 bit)

1011: offset<sub>out</sub>

0: No action

1: WMFC

$F_4$ (4 bit)

$F_5$ (2 bit)

$F_6$ (1 bit)

~~$F_7$~~

$F_8$ (1 bit)

0000: ADD

00: No action

0: Select y

0: No action

0001: sub

01: Read

1: Select o

1: End

10: Write

1111:  $x \circ R$

16 Alu  
Op time

77 sec 5

7.31

السؤال: عاير يعقل او (bits) و الشكل السابعة

يوجد في المهمة السابقة (السابقة)  $\leftarrow$   
 هنا عاير (19 bit)  $\rightarrow$   $\leftarrow$   
 أخليهم (17 bit)

$F_5$  و ذي معانى  $X_{in}$   $\leftarrow$   $F_3$   $\leftarrow$   $\oplus$

$F_5$  (2 bit)  $\leftarrow$  (2 bit)  $\leftarrow$   $F_3$  و تفعيل

00 : No action

01 : Read

10 : write

11 :  $Y_{in}$

متحتم  $F_8$  ،  $F_7$  ،  $F_6$   $\leftarrow$

$F$  (2 bit)

00 : select y

01 : select o

10 : WMFC.

11 : End

8

Sec5

ـ حساب قللنا او (bits) فقللنا او  
 (groups) (instructions) او حلول او  
 ٦٥٠ هنرود او فيه خيارات أخرى للحل

7-32

المره دى عايز يقلل عدد او (12 bit)

$F_A$  (4 bit),  $F_B$  (4 bit),  $F_C$  (4 bit)

$\rightarrow F_4$

ـ معملاً منطقية ALU من غيرها

ـ (Zinselecto , ZinSelecty) حل واحدة منهم

ـ عباره عن واحد من اثنين . Signal

MARin لـ Read

MDRin لـ write

- MARin , Read

- MDRin , write

9] Sec 5

~~F<sub>A</sub>~~ →

$$F_A \rightarrow F_1 + Z_{out} - End + Z_{out} - WMFC$$

$$F_B \rightarrow F_2 + F_3 \text{ instead } (MARin, MDRin, Zin)$$

~~use Z<sub>in</sub> selecto~~

use ( $Z_{in} \cdot select_o, Z_{in} select_y, MAR \cdot Read, MDR \cdot write$ )

7-33

{ ازدادت عدد الـ 3 بوس (3Buses) ←  
الرسالة في كل

3 بوس يكتب  $F_i \leftarrow Group$  الـ يعني ←

$F_{IA}, F_{IB}$

مرة واحدة لـ A ومرة لـ B ←

~~F<sub>B</sub>~~

مسائل نظرى ← 7-35 ، 7-34

[10] Sec 5